PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-198854

(43)Date of publication of application: 12.07.2002

(51)Int.CI.

H04B 1/44

H01P 1/15

(21)Application number: 2000-396627

(71)Applicant: KYOCERA CORP

(22)Date of filing:

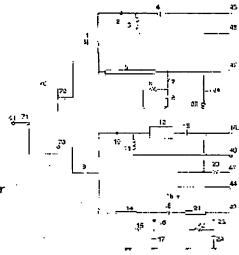
27.12.2000

(72)Inventor: SAKIMOTO YOSHIHIRO

(54) TRANSMISSION-RECEPTION CONTROL CIRCUIT

PROBLEM TO BE SOLVED: To provide a transmissionreception control circuit which hardly outputs distorted waves to antenna terminals such as second harmonics, etc., of a first transmission signal generated in a transmission circuit, if leaking to a second transmit terminal during transmitting of the first transmission signal, and reduces distortions caused in the control circuit during transmitting of the first transmission signal.

SOLUTION: The transmission-reception control circuit sets off a third PIN diode 10 connected between a second transmit terminal 46 and a diplexer 70 and sets on PIN diodes 16, 19, 23 connected between the diplexer 70 and a second and third receive terminals 43, 44 in transmission of a first transmission signal.



(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出顧公閱番号 特開2002-198854 (P2002-198854A)

(43)公開日 平成14年7月12日(2002.7.12)

(51) Int.Cl.	戲別配号	F I		テーマコード(参考)
H04B	1/44	H04B	1/44	5 J 0 1 2
H01P	1/15	H01P	1/15	5 K O 1. 1

審査請求 未請求 請求項の数10 〇L (全 16 頁)

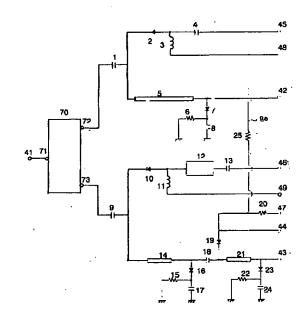
(21)出願番号	特顧2000-396627(P2000-396627)	(71)出顧人	000006633		
			京セラ株式会社		
(22) 出顧日	平成12年12月27日 (2000. 12.27)		京都府京都市伏見区竹田鳥羽殿町 6 番地		
		(72)発明者	梅本 古大		
			鹿児島県国分市山下町1番1号 京セラ株		
			式会社鹿児島国分工場内		
		Fターム(参	考) 5J012 BA02		
•			5K011 DA22 DA27 JA01 KA04 KA18		

(54) 【発明の名称】 送受信制御回路

(57)【要約】

【課題】第1の送信信号の送信時において、送信回路で発生する第1の送信信号の2次高調波等の歪波が第2の送信端子へ漏れても、アンテナ端子に出力されにくいかつ、第1の送信信号時において、送受信制御回路内で発生する歪を低減できる送受信制御回路を提供する。

【解決手段】本発明の送受信制御回路は、第1の送信信号の送信時において、第2の送信端子46とダイプレクサ70間に接続される第3のPINダイオード10をオフとし、かつダイプレクサ70と第2及び第3の受信端子43、44間に接続されるPINダイオード16、19、23をオン状態とする。



【特許請求の範囲】

【請求項1】第1の送受信周波数帯域を有する第1の通信システムの送受信を切り換え、且つ第1の送信端子及び第1の受信端子とを有する第1のスイッチ回路部と、互いに送受信周波数帯域が近接する第2、第3の2つの通信システムの送受信を切り換え、且つ第2の送信端子、第2及び第3の受信端子とを有する第2のスイッチ回路部と、

前記第1のスイッチ回路部及び前記第2のスイッチ回路 部とアンテナとの間に配置されたダイプレクサとからな るとともに、

前記第1のスイッチ回路部の第1の送信端子と前記ダイ プレクサとの間に接続される第1のPINダイオード と

前記第1の受信端子とダイプレクサの間に接続される第1 の伝送線路と、第1の伝送線路とグランド電極間に接続 される第2のPINダイオードと、

前記第2のスイッチ回路部の第2の送信端子とダイプレクサ間に接続される第3のPINダイオードと、

前記第3の受信端子とダイプレクサの間に接続される第 2の伝送線路と、

前記第2の伝送線路とグランド電極間に接続される第4 のPINダイオードと、

前記第3の受信端子と前記第2の受信端子に接続される 第5のPINダイオード及び第3の伝送線路と、

前記第3の伝送線路とグランド電極間に接続される第6のPINダイオードとを備え、

第1の送信信号の送信時において、前記第1のスイッチ 回路部の第1のPINダイオードをオンとし、前記第2 のスイッチ回路部の第3のPINダイオードをオフとす るとともに、

前記第1のスイッチ回路部の第1のPINダイオードをオンとするバイアス信号を前記第2のスイッチ回路部側に供給し、少なくとも第4、第5、第6のPINダイオードの一つ以上をオンとすることを特徴とする送受信制御回路。

【請求項2】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号は、前記第1のPINダイオードのアノードから第2のスイッチ回路部に 供給されることを特徴とする請求項1記載の送受信制御 回路。

【請求項3】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号は、前記第1のP INダイオードのカソードから第2のスイッチ回路部に 供給されていることを特徴とする請求項1記載の送受信 制御回路。

【請求項4】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号は、第2のPIN ダイオードのカソードから前記第2のスイッチ回路部側 に供給されることを特徴とする請求項1記載の送受信制

御回路。

【請求項5】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号を、前記第2のスイッチ回路部の第5のPINダイオード、前記第3の伝送線路を介して第6のPINダイオードに供給することを特徴とする請求項1記載の送受信制側回路。

【請求項6】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号を、前記第2のス イッチ回路部の第5のPINダイオードのアノード側に 供給することを特徴とする請求項1記載の送受信制御回 路。

【請求項7】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号を、前記第2のス イッチ回路部の第6のPINダイオードのアノード側に 供給することを特徴とする請求項1記載の送受信制御回 路。

【請求項8】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号を、前記第2のス イッチ回路部の第4のPINダイオードのアノード側に 供給することを特徴とする請求項1記載の送受信制御回 路。

【請求項9】前記第1のスイッチ回路部の第1のPIN ダイオードをオンとするバイアス信号を、前記第2のスイッチ回路部の第4のPINダイオード、第3の伝送線路を介して第6のPINダイオードに供給することを特徴とする請求項1記載の送受信制御回路。

【請求項10】前記第1のスイッチ回路部の第1のPINダイオードをオンとするバイアス信号を、前記第2のスイッチ回路部の第4のPINダイオード、第5のPINダイオードに供給することを特徴とする請求項1記載の送受信制御回路。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、トリプルバンド対 応携帯電話端末用の送受信制御回路に関するものであ る。

[0002]

【従来の技術】送受信制御回路は、3つの異なる送受信 周波数帯域対応の携帯電話機等において、アンテナと送 信回路及び受信回路間の切り替え用途として用いられ、 ダイプレクサとスイッチ回路とを組み合わせたものが従 来から良く用いられている。このうちトリプルバンド対 応携帯電話端末用の送受信制御回路として、特開2000-165274号が ある。トリプルバンド対応携帯電話端末用の送受信制御回路は、図14に示すように、ダイプレクサDIPXと スイッチ回路SWA、SWBとを組み合わせたものが広く知られている。

【0003】例えば、第1のスイッチ回路SWAは、例えばGSMシステム(送信信号の周波数帯域は880~

915MHz、受信信号の周波数帯域は925~960 MHz)の送受信信号切り換えの制御をする。また、第2のスイッチ回路SWBは送受信信号の周波数帯が互いに近接しあうDCSシステム(受信信号の周波数帯が1805~1880MHz)、PCSシステム(受信信号の周波数帯域が1930~1990MHz)の送受信信号切り換えの制御をする。

【0004】そして、第1のスイッチ回路SWAの送信端子、スイッチ回路SWBの送信端子は、送信回路TXに接続されている。また、スイッチ回路SWAの受信端子、スイッチ回路SWBの2つの受信端子は、受信回路RXに接続されている。

【0005】例えば、特開2000-165288の回路図の一例を示す。図15においてコンデンサC11、C12、C13、C14、C15及びインダクタL11、L12よりダイプレクサを構成している。またコンデンサC31、C32及びインダクタL31によりローパスフィルタを構成しており、コンデンサC21、C22、C23及びインダクタL21、L22、L23及びダイオードD1、D2及び抵抗Rによりスイッチ回路を構成している。

【0006】また、送信時の歪を抑御しているデュアルバンド対応携帯電話端末用の送受信制御回路として、特開2000-165373がある。図16として特開2000-165373の回路図の一例を示す。図16において、スイッチ回路のオン、オフを共通の制御端子VC1により制御している。

[0007]

【発明が解決しようとする課題】しかしながら、特開2000-165288のトリプルバンド対応携帯電話端末用の送受信制御回路は、送信時において1つのスイッチ回路SWAをオンとし、残りのスイッチ回路SWBには、オフとしている。このため、スイッチ回路SWBには、オフ状態のダイオードが多いため、オフ状態のダイオードにより発生する歪が多くなるという問題があった。

【0008】また、特開2000-165373のように、送信時においてスイッチ回路をすべてオンすると、送信端子から入力される送信信号に対する送受信制御回路で発生する歪みは抑制されるが、送信回路で発生した2次高調波等の歪波がもう一方の送信端子へ漏れた場合、歪波がもう一方の送信信号の周波数近傍であれば特にそのままANT端子に歪波が出力されることがあった(例えばGSM(900M1z帯)とDCS(1800M1z帯)の送受信制御回路場合、GSM送信時に、送信回路でGSMの2次高調波である1800M1z帯の歪みが発生し、それがDCS送信端子に漏れた場合、そのままANT端子へ出力されてしまうという問題点があった)。

【0009】またもう一方の送信信号の周波数近傍でなくても、もう一方の送信端子とアンテナ端子間のフィルタの阻止域以外の周波数成分でありかつ一方側の送信端

子側からみたダイプレクサに通過帯域内の周波数成分を 持つ送信信号の歪波であればアンテナ端子41への出力が 大きいという問題があった。

【0010】本発明は上述の問題点を鑑みて案出されたものであり、その目的は、第1の送信信号の送信時において送信回路で発生する第1の送信信号の2次高調波等の歪波が第2の送信端子へ漏れても、アンテナ端子へと出力されにくく、かつ第1の送信信号時において送受信制御回路で発生する第1の送信信号の2次高調波等の歪波が低減される送受信制御回路を提供することである。【0011】

【課題を解決するための手段】本発明は、第1の送受信 周波数帯域を有する第1の通信システムの送受信を切り 換え、且つ第1の送信端子及び第1の受信端子とを有す る第1のスイッチ回路部と、互いに送受信周波数帯域が 近接する第2、第3の通信システムの送受信を切り換 え、且つ第2の送信端子、第2及び第3の受信端子とを 有する第2のスイッチ回路部と、前記第1のスイッチ回 路部及び前記第2のスイッチ回路部とアンテナとの間に 配置されたダイプレクサとからなるとともに、前記第1 のスイッチ回路部の第1の送信端子と前記ダイプレクサ との間に接続される第1のPINダイオードと、前記第 1の受信端子とダイプレクサの間に接続される第1の伝送 線路と、第1の伝送線路とグランド電極間に接続される 第2のPINダイオードと、前記第2のスイッチ回路部 の第2の送信端子とダイプレクサ間に接続される第3の PINダイオードと、前記第3の受信端子とダイプレク サの間に接続される第2の伝送線路と、前記第2の伝送 線路とグランド電極間に接続される第4のPINダイオ ードと、前記第2の受信端子と前記第3の受信端子に接 続される第5のPINダイオード及び第3の伝送線路 と、前記第3の伝送線路とグランド電極間に接続される 第6のPINダイオードとを備え、第1の送信信号の送 信時において、前記第1のスイッチ回路部の第1のPI Nダイオードをオンとし、前記第2のスイッチ回路部の 第3のPINダイオードをオフとするとともに、前記第 1のスイッチ回路部の第1のPINダイオードをオンと するバイアス信号を、前記第2のスイッチ回路部に供給 し、少なくとも第4、第5、第6のPINダイオードの 一つ以上をオンとすることを特徴とする送受信制御回路 である。

【0012】また、第1のスイッチ回路部の第1のPINダイオードをオンとするバイアス信号は、前記第1のPINダイオードのアノードから第2のスイッチ回路部に供給されるか、前記第1のPINダイオードのカソードから第2のスイッチ回路部に供給されてる、第2のPINダイオードのカソードから前記第2のスイッチ回路部側に供給されるである。

【0013】また、前記第1のスイッチ回路部の第1の PINダイオードをオンとするバイアス信号は、第2の スイッチ回路部において、第5のPINダイオード、前記第3の伝送線路を介して第6のPINダイオードに供給する、前記第2のスイッチ回路部の第5のPINダイオードのアノード側に供給する、前記第2のスイッチ回路部の第6のPINダイオードのアノード側に供給する、前記第2のスイッチ回路部の第4のPINダイオードのアノード側に供給する、前記第2のスイッチ回路部の第4のPINダイオード、第3の伝送線路を介して第6のPINダイオードに供給する、前記第2のスイッチ回路部の第4のPINダイオード、第5のPINダイオードに供給する。

【作用】本発明の送受信制御回路は、第1の送信信号の送信時において、第2のスイッチ回路部の第2の送信端子とダイプレクサ間に接続される第2のPINダイオードをオフとしているため、送信回路で発生する第1の送信信号の2次高調波等の歪波が、第2の送信端子へ漏れても、アンテナ端子へと出力されにくい。

【0014】また第1の送信信号時において、ダイアレクサと第2及び第3の受信端子間に接続される第4、第5のPINダイオードのいずれかがオンとなるため送受信制御回路で発生する第1の送信信号の2次高調波等の歪波が低減される。

[0015]

【発明の実施の形態】以下、本発明の送受信制御回路を 図面に基づいて詳説する。

【0016】図1に、本発明に係る送受信制御回路の実施例の回路図を示す。ここで、第1の送受信信号の周波数は、第2、第3の送受信信号の周波数よりも低く、かつ第2、第3の送信周波数が比較的近いとする。例えば第1の通信システムはGSMシステム(送信信号の周波数帯域は880~915MHz、受信信号の周波数帯域は925~960MHz)であり、第2及び第3の通信システムは送受信信号の周波数帯が互いに近接しあうDCSシステム(受信信号の周波数帯が1805~1880MHz、送信信号の周波数帯が1805~1880MHz、送信信号の周波数帯域が1930~1990MHz、送信信号の周波数帯域が1930~1990MHz、送信信号の周波数1850~19

【0017】第1の通信システムの切り換え制御を行う 第1のスイッチ回路部において、第1の送信端子45は コンデサ4を介して第1のPINダイオード2のアノー ド側に接続され、この第1のPINダイオード2のカソ ード側は、コンデンサ1を介してダイプレサ70の第2 の端子72に接続される。

【0018】また、この第1のPINダイオード2のアノードはコイル3を介して第1の制御端子48に接続される。また、第1のPINダイオード2のカソードは、第1の伝送線路5を介して第1の受信端子42に接続される。

【0019】第1の受信端子42と第1の伝送線路5の

間には、第2のPINダイオード7のアノードが接続されている。この第2のPINダイオード7のカソードは、コンデンサ8及び抵抗6の並列回路を介して接地される。

【0020】第1の伝送線路5は第1の送信信号の信号 の波長(λ)のλ/4となるような線路長を有している。

【0021】上述の第1の制御端子48には、第1の通信システムにおいて、送受信信号を切り換える制御信号が供給される。即ち、第1のPINダイオード2、第2のPINダイオード7をオン状態とするバイアス電流を供給する。

【0022】ここで、第1のスイッチ回路部において、コンデンサ1、4は第1のPINダイオード2に流れるバイアス電流が、送受信制御回路から送信回路に、またダイプレクサ70の一部を介してグランドに流れ出すことを防止するためのカップリングコンデンサである。また、受信回路にはカップリングコンンサがあるものとして、図において、第1の伝送線路5と第1の受信端子42間のコンデンサを省略している。

【0023】コイル3は、第1の制御端子48と第1の送信端子45間をハイインピーダンスに保ち第1の送信信号が第1の制御端子48に流れることを防ぐために用いられる。

【0024】コンデンサ8は第1の送信信号の周波数においてオン時にインダクタンス成分を有する第2のPINダイオード7と直列共振するように定められており、抵抗6は第2のPINダイオード7に所定のバイアス電流が流れるように設定されている。

【0025】第2の通信システム及び第3の通信システムの送受信を切り換える第2のスイッチ回路部においては、第2の送信端子46はコンデサ13、ローパスフィルタ12を介して第3のPINダイオード10のアノード側に接続されている。この第3のPINダイオード10のカソード側は、コンデンサ9を介してダイプレサ70の第3の端子73に接続される。

【0026】ここでローパスフィルタ12は第2、第3の送信信号の共通端子である第2の送信端子46から入力される第2、第3の送信信号を通過帯域内にもち、送信回路で発生する第2、第3の送信信号の高調波成分を阻止するようにしてある。

【0027】第2の伝送線路14とコンデンサ18との間に第4のPINダイオード16のアノードが接続され、第4のPINダイオード16のカソードはコンデンサ17及び抵抗15の並列回路を介して接地される。

【0028】第2の伝送線路14は第2、第3通信の通信システムの中心的な送信信号の入/4となるような線路長を有している。

【0029】コンデンサ18と第3の伝送線路21との間に、第5のPINダイオード19のカソードが接続さ

れる。第5のPINダイオード19のアノードは第3の 受信端子44となっている。また、同時に第5のPIN ダイオード19のアノードは、抵抗20を介して第3の 制御端子47に接続される。

【0030】第2の受信端子43と第3の伝送線路21 の間に第6のPINダイオード23のアノードが接続されている。この第6のPINダイオード23のカソードはコンデンサ24及び抵抗22の並列回路を介して接地される。尚、第3の伝送線路21は第3の受信信号の入/4となるような線路長を有している。

【0031】ここで、第2の制御端子49には、第2、第3の通信システムにおいて、送受信信号を切り換える制御信号が供給される。即ち、第3のPINダイオード10、第4のPINダイオード16をオン状態にするバイアス電流が供給される。尚、図1の回路の第2のスイッチ回路部では、コンデンサ18によって、第4のPINダイオード16に供給されたバアイス電流が、第5のPINダイオード19、第6のPINダイオード23に供給されないよう制限されている。これにより、バイアス電流を流した時には、第3のPINダイオード10、第4のPINダイオード16がオン状態となり、第2の通信システム及び第3の通信システムの送信状態となる。

【0032】また、第3の制御端子47は、第2、第3の通信システムにおいて、受信信号の切り換えを行う制御信号が供給される。即ち、第3の制御端子47にバイアス電流を供給することにより、第5のPINダイオード19、第6のPINダイオード23がオン状態となり、第3の伝送線路21が、オン状態の第6のPINダイオード23によりショートスタブとなり、その結果、第3の受信端子44側に受信信号が導出される。また、第3の制御端子47にバイアス電流を供給しない場合には、第5のPINダイオード19、第6のPINダイオード23がともにオフとなり、その結果、第2の受信端子43側に受信信号が導出される。

【0033】ここで、コンデンサ9、13は、第3のPINダイオード10に流れるバイアス電流が送受信制御回路の外及びダイプレクサ70の一部を介してグランドに流れ出すことを防止するためのカップリングコンデンサである。コンデンサ17は第2の通信システムの送信信号の中心的な周波数において、オン時にインダクタンス成分をもつ第4のPINダイオード16と直列共振するように定められており、抵抗15は第4のPINダイオード16に所定のバイアス電流が流れるように設定されている。

【0034】コイル11は第2の制御端子49と第2の送信端子46間をハイインピーダンスに保ち、第2の通信システムの送信信号が第2の制御端子49に流れることを防ぐために用いられる。

【0035】コンデンサ18は、第5のPINダイオー

ド19、第6のPINダイオード23に流れるバイアス電流が、第4のPINダイオード16側に流れ出すことを防止するためのカップリングコンデンサである。コンデンサ24は第3の受信信号の周波数において、オン時にインダクタンス成分をもつ第6のPINダイオード23と直列共振するように定められており、抵抗22は第6のPINダイオード23に所定のバイアス電流が流れるように設定されている。

【0036】また、このような第1の通信システムの送受信を切り換える第1のスイッチ回路部、第2及び第3の通信システムの送受信を切り換える第2のスイッチ回路部は、ダイプレクサ70の第2の端子72、第3の端子73に接続されて並設されている。また、ダイプレクサ70は、第1の端子71を介して全体のアンテナ端子41に接続されている。

【0037】このダイプレクサ70は、ダイプレクサ70の第1の端子71に入力された第1の通信システムの受信信号を第2の端子72に出力し、第2、第3の通信システムの受信信号を第3の端子73に出力する機能をもち、また、第2の端子72に入力された第1の通信システムの送信信号を第1の端子71に出力し、第3の端子73に入力された第2及び第3の通信システムの送信信号を第1の端子71へ出力する機能をもち、また、第2の端子72に入力された送信回路で発生する第1の送信信号の高調波成分を第1の端子71に出力しないフィルタ機能を有している。

【0038】ここで、図1に示す送受信制御回路は、第 1のスイッチ回路部の第1の制御端子48に供給される 制御信号(バイアス電流)が、第1のPINダイオード 2のアノード側から、第2のスイッチ回路部の第5のP INダイオード19のアノード側に供給されるようにバ イアスライン80が設けられている。

【0039】ここで、第1の送信信号の送信時において、第1の制御端子48に正の電圧(バアイス電流)を加える。また第2の制御端子49に負の逆バイアス電圧を加えるか、第3のPINダイオードをオフ状態とする(ゼロ電位)信号(以下、単にオフ制御信号という)を与える。これにより、第1及び第2のPINダイオード2、7はバイアス電流が流れ、オン状態となる。同時に第1のPINダイオード2のアノード側からバイアスライン80を介して、第5のPINダイオード19、第6のPINダイオード23にバイアス電流が流れ、第5のPINダイオード19、第6のPINダイオード23がともにオン状態となる。尚、第3、第4のPINダイオード10、16はオフ状態である。

【0040】第1の送信信号において、第1の送信端子 45とダイプレクサ70の第2の端子72との間は、第 1のPINダイオード2によりほとんど損失がなく接続 される。第1の伝送線路5は第2のPINダイオード7 及びコンデンサ8より直列共振しショートスタブとして 動作するが、この第1の伝送線路5が第1の送信信号の 入/4となるような線路長を持つためにダイプレクサ7 0の第2の端子72からみて第1の受信端子42側は高 インピーダンス状態になりダイプレクサ70の第2の端 子72と第2の受信端子42間は切り離された状態にな る。

【0041】従って、第1の送信端子45に入力された 第1の送信信号は第1の受信端子42にほとんど流れず ダイプレクサ70の第2の端子72にほとんど流れる。 しかも、第1の送信端子45に入力された第1の送信信 号の高調波成分はダイプレクサ70により阻止される。 ダイプレクサ70の第2の端子72に入力された第1の 送信信号はダイプレクサ70の第1の端子71を介して アンテナ端子41に出力される。

【0042】また第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が第2の送信端子46に漏れてもアンテナ端子41へ出力されにくくなっている。

【0043】また、第1の送信信号が送受信制御回路内のダイプレクサ70、コンデンサ9を介して漏れたとしても、第5、第6のPINダイオード19、23がオンのため、第5、第6のPINダイオード19、23によって発生する第1の送信信号の高調波成分の歪波を小さくすることができる。

【0044】また、第2の通信システムのうちいずれかの送信信号の送信時において、第1、第3の制御端子48、47にオフ制御信号を供給しまた、第2の制御端子49に正の電圧(バイアス電流)を供給する。

【0045】これより、第3、第4のPINダイオード10、16はバイアス電流が流れオン状態となる。ここで、この送信信号において、第2の送信端子46とダイプレクサ70の第3の端子73間は第3のPINダイオード10、ローパスフィルタ12によりほとんど損失がなく接続される。第2の伝送線路14は第4のPINダイオード16及びコンデンサ17より直列共振しショートスタブとして動作するが、この第2の伝送線路14が第2、第3の送信信号の入/4となるような線路長を持つためにダイプレクサ70の第3の端子73からみて第2の受信端子43側は高インピーダンス状態になりダイプレクサ70の第3の端子73と第2の受信端子43間は切り離された状態になる。

【0046】従って、第2の送信端子46に入力された第2、第3の送信信号は第2の受信端子43および第3の受信端子44にほとんど流れずダイプレクサ70の第3の端子73にほとんど流れ、かつ第2、第3の送信信号の高調波成分はローパスフィルタ12により阻止される。ダイプレクサ70の第3の端子73に入力された第2、第3の送信信号はダイプレクサ70の第1の端子71を介してアンテナ端子41に出力される。

【0047】第1の受信信号の受信時には、第1、第

2、第3の制御端子48、49、47にオフ制御信号を供給し、全てのPINダイオードをオフさせる。よってアンテナ端子に入力された第1の受信信号は第1、第2のPINダイオード2、7がオフであるため第1の送信端子45及びグランドに流れにくく、ダイプレクサ70、第1の伝送線路5を介して第1の受信端子42へ出力する。

【0048】第2の通信システムの受信信号の受信時 (第2の受信端子に受信信号を導出させる)には、第 1、第2、第3の制御端子48、49、47にオフ制御 信号し、全てのPINダイオードをオフにさせる。よっ てアンテナ端子41に入力された第2の受信信号は第 3、第4、第5、第6のPINダイオード10、16、 19、23がオフのため第2の送信端子46及び第3の 受信端子44及びグランドに流れにくく、ダイプレクサ 70、第2、第3の伝送線路14、21を介して第2の 受信端子43へ出力する。

【0049】第3の通信システムの受信時には、第2の制御端子49にオフ制御信号を供給し、第3、第4のPINダイオード10,16を共にオフ状態とする。また、第3の制御端子49に正の電圧(バイアス電流)を供給し、第5、第6のPINダイオード19,23を共にオン状態とする。

【0050】第3の伝送線路21は第6のPINダイオード23及びコンデンサ24より直列共振しショートスタブとして動作するが、この第3の伝送線路21が第3の受信信号の入/4となるような線路長を持つためにコンデンサ18からみて第2の受信端子43側は高インピーダンス状態になり第2の受信端子43は切り離された状態になる。

【0051】従って、アンテナ端子41に入力された第3の受信信号は第2の送信端子46及び第2の受信端子43にほとんど流れず第3の受信端子44に出力される。

【0052】上述のように、本発明では、第1の通信システムの送信時に、第2のスイッチ回路部の第3のPINダイオード10をオフ状態として、その他のPINダイオード14、19、23のいずれかをオン状態としているため、オフ状態のPINダイオード14、19、23による高調波信号成分の歪みを抑制することができ、安定した第1の送信信号をアンテナより導出することができる。

【0053】ここで、図1は、前記第1のスイッチ回路部から第2のスイッチ回路部に第1のPINダイオードをオンとするバイアス信号(以下、単にバアイス信号という)を供給する手段としていくつかあり、そのうち、第1のPINダイオード2のアノード側から、つまり第1の制御端子48から直接供給されている。

【0054】また、バアイス信号が第2のスイッチ回路 部に供給される供給先としていくつかあるものの、この うち、第5のPINダイオード2のアノード側に供給し、同時に、第6のPINダイオード23に供給している。即ち、第1及び第2のPINダイオード2、7に同期して、第5及び第6のPINダイオード19、17をオン状態としている。

【0055】また図2は、本発明に係る送受信制御回路の実施の一例の回路図である。図2では、第1のPINダイオードをオンとするバイアス信号を供給する手段は、第1のスイッチ回路部の第2のPINダイオード7のアノード側から供給されている。また、このバアイス信号は、バイアスライン81によって、第2のスイッチ回路部の第5のPINダイオード19のアノード側に供給されている。同時に、このバイアス信号は、第5のPINダイオード19を介して、第6のPINダイオード23に供給されている。即ち、第1及び第2のPINダイオード2、7に同期して、第5及び第6のPINダイオード19、17をオン状態となる。

【0056】尚、バイアスライン間の抵抗30は、十分大きい抵抗値を有し、第1の伝送線路5と第3の受信端子44間をハイインピーダンスになるようにする。また、抵抗30のかわりに十分インピーダンスの高いコイルを用いても良い。

【0057】図2の実施例では図1の回路と同様に第1の送信信号の送信時において、第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が、第2の送信端子46に漏れても、アンテナ端子41へ出力されにくくなっている。

【0058】また第1の送信信号が送受信制御回路内のダイプレクサ70、コンデンサ9を介して漏れたとしても第5、第6のPINダイオード19、23がオンのため、第5、第6のPINダイオード19、23によって発生する第1の送信信号の高調波成分の歪波を小さくすることができる。

【0059】尚、バイアスライン81の供給元部分は、第2のPINダイオード7と第1の受信端子42との間となっている。しかし、同じ第2のPINダイオード7のアノード側として、バ第2のPINダイオード7と第1の伝送線路5との間から供給するようにしてもよく、また、第1のPINダイオード4と第1の伝送線路5との間のから供給するようにしても構わない。

【0060】また、図3は、本発明に係る送受信制御回路の実施の一例の回路図である。図3の回路図では、第1のPINダイオードをオンとするバイアス信号を供給する手段は、第2のPINダイオード7のカソード側から供給されている。また、このバアイス信号は、バイアスライン82を介して、第2のスイッチ回路部の第5のPINダイオード19のアノード側に供給されている。【0061】このため、バイアスライン82は、第2のPINダイオード7のカソード、例えば、第2のPINダイオード7のカソードとコンデンサ8との間から第5

のPINダイオード19のアノードと抵抗20との間に設けられている。このバイアスライン82には、コイル31が介在されている。このコイル31は十分大きいインダクタンス値を持ち、第2のPINダイオード7と第3の受信端子44間をハイインピーダンスになるようにする。またコイル31のかわりに十分インピーダンスの高い抵抗を用いても良い。

【0062】図4、図5は、本発明に係る送受信制御回路の実施の一例の回路図である。これらの回路図では、第1のPINダイオード2をオンとするバイアス信号が、第2のスイッチ回路部の第4のPINダイオード16のみが、第1のPINダイオード2と同期してオン状態となる。図4において、第1のPINダイオード2をオンとするバイアス信号を供給する手段は、第2のPINダイオード7のカソード、例えば、第1のPINダイオード2のアノードと第1の伝送線路5との間より供給されている。

【0063】また、このバアイス信号は、第2のスイッチ回路部の第4のPINダイオード16のアノード側に供給されている。即ち、第1のスイッチ回路部の第1及び第2のPINダイオード2、7に同期して、第4のPINダイオード16をオン状態としている。

【0064】尚、このバイアスライン83には、抵抗26が介在されている。この抵抗26は十分大きい抵抗値を持ち、第1のスイッチ回路部と第2のスイッチ回路部との間をハイインピーダンスになるようにする。また抵抗26のかわりに十分インピーダンスの高いコイルを用いても良い。

【0065】本実施例では、第1の通信システムの送信 時に、第2のスイッチ回路部の第3のPINダイオード 10をオフ状態として、第4のPINダイオード14を オン状態としているため、オフ状態の第4のPINダイ オード14による高調波信号成分の歪みを抑制すること ができ、安定した第1の送信信号をアンテナより導出す ることができる。第1の送信信号の送信時において、第 1の制御端子48に正の電圧を加え、第2の制御端子4 9に負の逆バイアス電圧を加えるか、LOW状態とする ことにより第3のPINダイオード10はオフ状態、第 6のPINダイオード23はオン状態となる。よって第 1の送信信号の送信時において、第3のダイオード10 がオフのため送信回路側で発生した第1の送信信号の高 調波成分の歪波が第2の送信端子46に漏れててもアン テナ端子へ出力されにくくなっている。また第1の送信 信号が送受信制御回路内のダイプレクサ70、コンデン サ9を介して漏れたとしても第6のPINダイオード2 3がオンのため、第6のPINダイオード23によって 発生する第1の送信信号の高調波成分の歪波を小さくす ることができる。

【0066】尚、第6のPINダイオード23は、その間に直流制限のコンデンサ18 (第2のスイッチ回路部

の受信時の切り換えを行う制御信号を制限する)の存在 により、動作されない。

【0067】また図5は、本発明に係る送受信制御回路の実施の一例の回路図である。図5では、第1のPINダイオード2をオンとするバイアス信号を供給する手段が、バイアスライン84を介して第1のスイッチ回路部から第2のPINダイオード7のカソード側から供給されている。そして、このバアイス信号は、第2のスイッチ回路部の第4のPINダイオード16のアノード側に供給されている。

【0068】具体的には、第3のPINダイオード10のカソード2のカソード側から第3のPINダイオード10のカソード間に、コイル32を介在させて配置されている。

【0069】このコイル32は十分大きいインダクタンス値を持ち、第2のPINダイオード7と第2の伝送線路14間をハイインピーダンスになるようにする。またコイル32のかわりに十分インピーダンスの高い抵抗を用いても良い。

【0070】また図6、図7は、本発明に係る送受信制 御回路の実施の一例の回路図である。図6、7は、第5 のPINダイオード19のアノード側にバイアス信号を 供給し、第2のスイッチ回路部の第5のPINダイオー ド19をオン状態としている。

【0071】図6の回路ぢおいて、第5のPINダイオード19は、第3の受信端子44側がカソードとなるように接続されている。そして、第3の受信端子44と第5のPINダイオード19との間には、第5のPINダイオード19をオン状態とするバイアス信号が接地されるように接続されている。尚、接地との間には、抵抗22が配置されている。

【0072】第6のPINダイオード23は、第2の受信端子43側がカソードとなるように接続されている。そして、第6のPINダイオード23のアノーには、抵抗20を介して第3の制御端子47が設けられている。尚、第6のPINダイオード23のアノード側は、コンデンサ24を介して接地されている。

【0073】このような構成では、例えば、第3の通信システムの受信の際に、第3の制御端子47に受信信号を第2の受信端子43、第3の受信端子47のいずれかに切り換え制御を行うバイアス信号を供給する。このバアイス信号は、第6のPINダイオード23、第3の伝送線路21、第5のPINダイオード19を介して接地に流れることになり、第5のPINダイオード19及び第6のPINダイオード23が共にオン状態となる。これにより、第3の伝送線路21は、第3の通信システムの受信信号に対してショートスタブとして動作して、受信信号は第3の受信端子44に導出されることになる。

【0074】尚、第2の通信システムの受信の際には、 第5のPINダイオード19、第6のPINダイオード 23がともにOFF状態となり、第3の伝送線路は、単なる伝送線路となり、第2の通信システムの受信信号は第2の受信端子43に導出されることになる。

【0075】そして、第1のスイッチ回路部から供給されるバイアスライン85は、第2のPINダイオード7のアノード側から抵抗29を介して、第6のPINダイオード23のカソード側に接続されるように設けられている。即ち、実際には、バイアス信号は、第3の伝送線路21を介して第5のPINダイオード19のアノードに供給され、カソードから抵抗22を介して接地に流れることになる。

【0076】第1の送信信号の送信時において、第1の制御端子48に正の電圧を加え、第2の制御端子49にオフ制御信号を供給することにより、第3のPINダイオード10はオフ状態となり、第5のPINダイオード19はオン状態となる。よって、第1の送信信号の送信時において、第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が第2の送信端子46に漏れてもアンテナ端子へ出力されにくくなっている。

【0077】また第1の送信信号が送受信制御回路内の ダイプレクサ70、コンデンサ9を介して漏れたとして も第5のPINダイオード19がオンのため、第4のP INダイオード19によって発生する第1の送信信号の 高調波成分の歪波を小さくすることができる。

【0078】図7は、本発明に係る送受信制御回路の実施の一例の回路図である。

【0079】図7は、図6のバイアスライン85の供給元が相違している。即ち、バイアス信号は、第2のPINダイオード7のカソード側、即ち、第2のPINダイオード7のカソードとコンデンサ8との間に接続されたバイアスライン86を介して供給される。ここでバイアスライン86は、十分大きいインピーダンイス値を有するコイル34を介して接続されている。尚、図6、図7において、バイアスライン85、86の第2のスイッチ回路部側の接続点は、第6のPINダイオード23のカソードと第5のPINダイオード19のアノードとの間であれば、どこでも構わない。

【0080】また、図6、図7は、第1及び第2のPINダイオード2、7をオン状態とする第1の制御端子48からのバアイス信号により、第5のPINダイオード19のみをオン状態としている。これに対して、図8、図9の回路図は、第6のPINダイオード23のみをオン状態とするものである。

【0081】図8は、本発明に係る送受信制御回路の実施の一例の回路図である。バイアスラインを省略した回路は、実質的に図1~図5と同様である。図8では、バイアスライン87のバアイス信号の供給元は、第2のPINダイオード7のカソード側となっている。即ち、バイアスライン87は、第2のスイッチ回路部の第6のP

I Nダイオード23のアノード側に接続されている。 尚、第6のPI Nダイオード23のアノード側とは、第 5のPI Nダイオード19のカソードと第6のPI Nダ イオード23のアノードとの間であれば、どこであって も構わない。

【0082】これにより、第1の送信信号の送信時において、第1の制御端子48に正の電圧を加え、第2の制御端子49にオフ制御信号を供給することにより、第3のPINダイオード10はオフ状態、第6のPINダイオード23はオン状態となる。よって第1の送信信号の送信時において、第3のダイオード10がオフのため送信時において、第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が第2の送信端子46に漏れてもアンテナ端子へ出力されにくくなっている。また第1の送信信号が送受信制御回路内のダイプレクサ70、コンデンサ9を介して漏れたとしても第6のPINダイオード23がオンのため、第6のPINダイオード23によって発生する第1の送信信号の高調波成分の歪波を小さくすることができる。尚、バイアスライン87には、コイル33が介在されている。

【0083】図9は、本発明に係る送受信制御回路の実施の一例の回路図である。図8のバイアスライン87が第2のPINダイオード7のカソード側から引き出されているのに対して、図9のバアイスライン88は、第2のPINダイオード7のアノード側から引き出さている。

【0084】ここで抵抗28は十分大きい値を持ち、第 1の伝送線路5と第3の伝送線路21間をハイインピー ダンスになるようにする。また抵抗28のかわりに十分 インピーダンスの高いコイルを用いても良い。

【0085】図10は、本発明に係る送受信制御回路の実施の一例の回路図である。この回路では、第2のスイッチ回路部のアンテナ側に位置するコンデンサ9と第2の受信端子43、第3の受信端子47までの間の接続されている3つの第4~第6のPINダイオード16、19、23に供給される。

【0086】即ち、この回路で、第1のスイッチ回路部と第2のスイッチ回路部とを結ぶバアイスライン89aは、第2のPINダイオード7のアノードと、第4のPINダイオード16のアノードとの間に形成されている。さらに、第2のスイッチ回路部内のバアイスライン89bは、第4のPINダイオード16と第3の制御端子47を結んでいる。

【0087】このバアイスライン89a、89bにより、第1のPINダイオード2に供給されたバイアス信号の一部が、第4のPINダイオード16を介してオフレベルの第3の制御端子47及び第6のPINダイオード23を介して流れる。この時、第5のPINダイオー

ド19は、カソード側の方がアノード側よりも電位が高いためオフ状態となる。よって第1の送信信号の送信時において、第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が第2の送信端子46に漏れてもアンテナ端子へ出力されにくくなっている。

【0088】また第1の送信信号が送受信制御回路内のダイプレクサ70、コンデンサ9を介して漏れたとしても第4、第6のPINダイオード16、23がオンのため、第4、第6のPINダイオード16、23によって発生する第1の送信信号の高調波成分の歪波を小さくすることができる。

【0089】また第3の受信信号の受信時には、第2の制御端子49にオフ制御信号を供給し、第3のPINダイオード10をオフとする。第3の制御端子49に正の電圧を加えることにより、第5、第6のPINダイオード19,23のみを共にオン状態とし、第4のPINダイオード16をオフ状態とする。これによりアンテナ端子41に入力された第3の受信信号は、第3の受信端子に出力される図11は、本発明に係る送受信制御回路の実施の一例の回路図である。

【0090】図11のバアイスライン90aが、図10のバイアスライン89aと相違している。即ち、図10のバイアスライン89aは、第2のPINダイオード7のアノード側から接続されているのに対して、図11のバアイスライン90aが第2のPINダイオード7のカソード側か2ら接続されている。

【0091】図12は、本発明に係る送受信制御回路の 実施の一例の回路図である。

【0092】第2のスイッチ回路部の構成は、図7と実質的に同一の構成である。

【0093】図12のバイアスライン91aは、第2のPINダイオード7のアノードと、第4のPINダイオード16のアノードとの間を接続するように配置されている。また、さらに、第2のスイッチ回路部内のバアイスライン91bは、第4のPINダイオード16を介してオフレベルの第3の制御端子47及び第5のPINダイオード19を対して流れる。この時、第6のPINダイオード23は第1の制御端子のバイアス信号によりカソード側の方がアノード側より電位が高いため、オフ状態となる。

【0094】従って、第1の送信信号の送信時において、第1の制御端子48に正の電圧を加え、第2の制御端子49にオフ制御信号を供給することにより、第3のPINダイオード10はオフ状態となり、第4、第5のPINダイオード16、19はオン状態となる。よって第1の送信信号の送信時において、第3のダイオード10がオフのため送信回路側で発生した第1の送信信号の高調波成分の歪波が第2の送信端子46に漏れてもアンテナ端子へ出力されにくくなっている。

【0095】また第1の送信信号が送受信制御回路内のダイプレクサ70、コンデンサ9を介して漏れたとしても第4、第5のPINダイオード16、19がオンのため、第4、第5のPINダイオード16、19によって発生する第1の送信信号の高調波成分の歪波を小さくすることができる。

【0096】図13は、本発明に係る送受信制御回路の 実施の一例の回路図である。

【0097】図13のバイアスライン92aは、第2のPINダイオード7のカソードと、第4のPINダイオード16のアノードに接続されている。また、第2のスイッチ回路部内のバアイスライン92bは、第4のPINダイオード16と抵抗75を介して第3の制御端子47に結ばれている。

【発明の効果】本発明の送受信制御回路は、第1の送信信号の送信時において、第2の送信端子とダイプレクサ間に接続されるPINダイオードをオフとするため、送信回路で発生する第1の送信信号の2次などの高調波等の歪波が第2の送信端子へ漏れても、アンテナ端子に出力されにくい。

【0098】また第1の送信信号時においてダイプレクサと第2及び第3の受信端子間に接続されるPINダイオードを少なくとも1つをオンするため送受信制御回路で発生する第1の送信信号の2次高調波等の歪波が低減される。

【図面の簡単な説明】

【図1】本発明の送受信制御回路の実施例の回路図である。

【図2】本発明の送受信制御回路の実施例の回路図である。

【図3】本発明の送受信制御回路の実施例の回路図である。

【図4】本発明の送受信制御回路の実施例の回路図である。

【図5】本発明の送受信制御回路の実施例の回路図である.

【図6】本発明の送受信制御回路の実施例の回路図である。

【図7】本発明の送受信制御回路の実施例の回路図である。

【図8】本発明の送受信制御回路の実施例の回路図であ

る.

【図9】本発明の送受信制御回路の実施例の回路図である。

【図10】本発明の送受信制御回路の実施例の回路図である。

【図11】本発明の送受信制御回路の実施例の回路図である。

【図12】本発明の送受信制御回路の実施例の回路図である.

【図13】本発明の送受信制御回路の実施例の回路図である。

【図14】トリプルバンド型送受信制御回路のブロック 回路図である。

【図15】従来の送受信制御回路の回路図である。

【図16】従来の送受信制御回路の回路図である。 【符号の説明】

41···ANT端子

45・・・第1の送信端子

42・・・第1の受信端子

46・・・第2の送信端子

43・・・第2の受信端子

44···第3の受信端子 48···第1の制御端子

49・・・第2の制御端子

47・・・第3の制御端子

1、4、8、9、13、17、24・・・コンデンサ

2···第1のPINダイオード

7··・第2のPINダイオード

10・・第3のPINダイオード

16・・第4のPINダイオード

19・・第5のPINダイオード

23・・第6のPINダイオード

5、14、21・・・伝送線路

6, 15, 20, 22, 25, 26, 28, 29, 30

· · · 抵抗

3、11、31、32、33、34・・・コイル

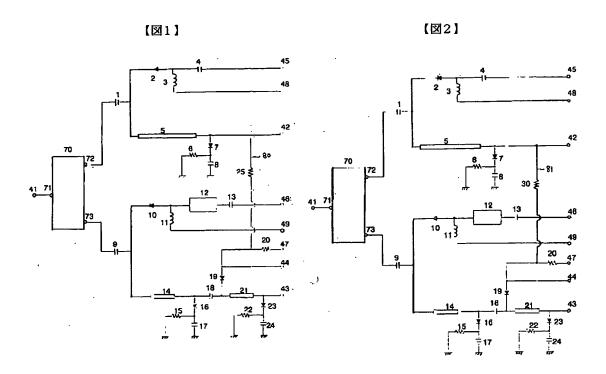
12・・・ローパスフィルタ

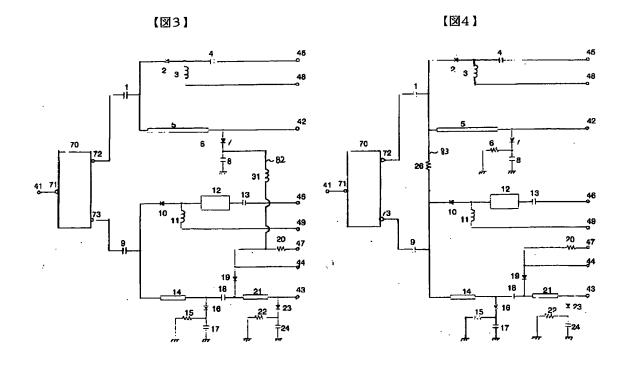
70・・・ダイプレクサ

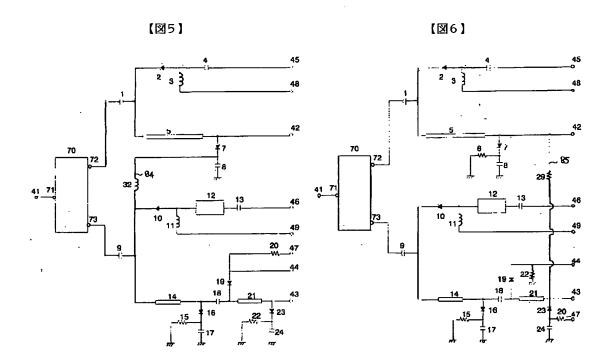
71・・・ダイプレクサの第1の端子

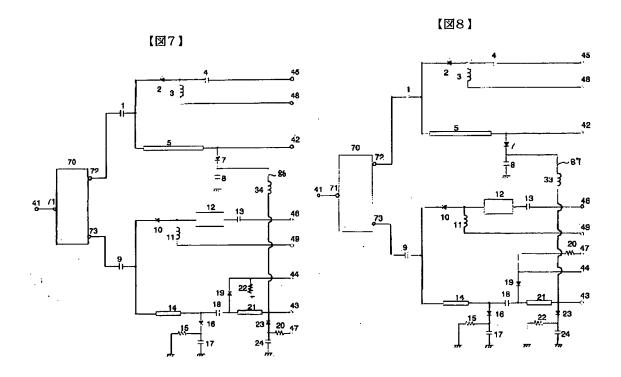
72・・・ダイプレクサの第2の端子

73・・・ダイプレクサの第3の端子

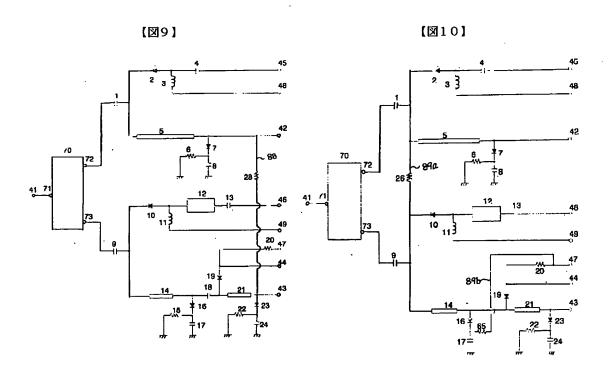


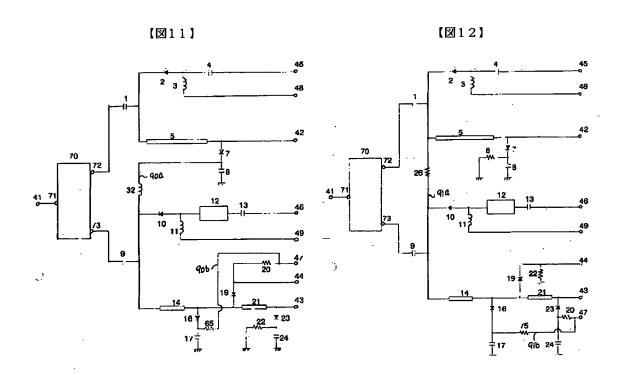




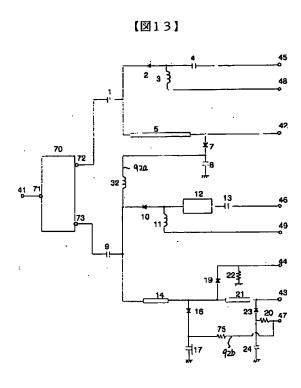


(13)102-198854 (P2002-198854A)





(14) 102-198854 (P2002-198854A)



SWA
70 (DIPX)

15

16

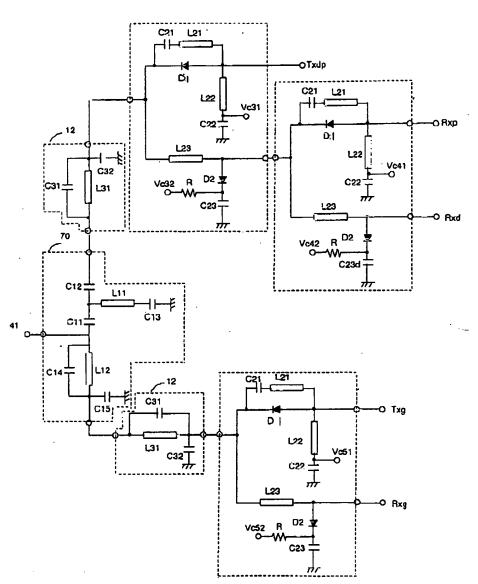
42

43

Rx

Patent provided by Sughrue Mion, PLLC - http://www.sughrue.com

【図15】



.

【図16】

